

# MYC-HI3093 产品手册



**版本：V1.0**

**日期：2023 年 12 月 15 日**

**深圳市米尔电子有限公司**

## 版本历史

版本	作者	参与者	日期	备注
V1.0	MYIR		20231215	正式发布



# 目 录

版 本 历 史 .....	1
目 录 .....	2
1. 概述 .....	5
2. 产品介绍 .....	8
2.1. 芯片说明 .....	8
2.2. 核心板主要参数 .....	11
2.3. 系统框图 .....	12
2.4. 标准型号 .....	13
3. 引脚描述 .....	15
3.1. 引脚示意图 .....	15
3.2. 核心板引脚对照表 .....	17
4. 电气特性 .....	25
4.1. 主要电源 (VDD_5V) .....	25
4.2. 电源功耗 .....	25
4.3. GPIO 直流特性 .....	26
5. 系统必要电路设计 .....	27
5.1. Boot 配置电路 .....	27
5.2. 烧写固件电路 .....	27
5.3. Debug 电路 .....	27
5.4. 复位电路 .....	27
6. 接口说明 .....	28
6.1. SD 接口 .....	28
6.1.1. 引脚定义 .....	28
6.2. UART 接口 .....	29
6.2.1. 引脚定义 .....	29
6.3. USB 接口 .....	30
6.3.1. 引脚定义 .....	30



6.4. CAN 接口 .....	31
6.4.1. 引脚定义 .....	31
6.5. Ethernet 接口 .....	32
6.5.1. 引脚定义 .....	32
6.6. LOCALBUS 接口 .....	33
6.6.1. 引脚定义 .....	33
6.7. I2C 接口 .....	35
6.7.1. 引脚定义 .....	35
6.8. SFC 接口 .....	36
6.8.1. 引脚定义 .....	36
6.9. PCIE 接口 .....	37
6.9.1. 引脚定义 .....	37
6.10. VGA 接口 .....	38
6.10.1. 引脚定义 .....	38
6.11. ADC 接口 .....	39
6.11.1. 引脚定义 .....	39
6.12. JTAG 接口 .....	40
6.12.1. 引脚定义 .....	40
6.13. ESPI 接口 .....	41
6.13.1. 引脚定义 .....	41
7. 封装信息 .....	42
7.1. 机械尺寸 .....	42
7.2. 核心板 PCB 要求 .....	43
8. 贴装和储存要求 .....	44
8.1. 钢网设计 .....	44
8.2. 储存要求 .....	44
8.3. 烘烤方式 .....	44
8.4. 焊接工艺 .....	44
附录一 联系我们 .....	45
深圳总部 .....	45
生产基地 .....	45



武汉研发中心 .....	45
华北地区 .....	45
华东地区 .....	45
销售联系方式 .....	45
技术支持联系方式 .....	45
附录二 售后服务与技术支持 .....	47
产品返修 .....	47
维修周期 .....	47
维修费用 .....	47
运输费用 .....	47



# 1. 概述

HI1711RFCV100HHI3093 是 HS 在智能工控领域新一代高性能、超高效处理器。HS HI1711RFCV100HHI3093 集成一个 cluster, cluster 里 4 核 A55 处理器, 频率最高 1.0GHz, 可以静态配置频率, A55 为 64 位处理器, 兼容 ARM V8 指令集。处理器核内都带有硬件浮点处理单元, 支持 IEEE754 标准单双精度浮点运算, 支持中断控制器 GIC。

HI1711RFCV100HHI3093 集成对 X86 系统的扩展显卡 GPU, 支持 VGA 接口显示输出。集成视频图形数据压缩模块 VCE 对图像数据进行压缩处理, 支持录屏、下电截屏功能。

HS HI1711RFCV100HHI3093 处理器具有丰富的接口 MACx4, PCI-E x2, USB2.0 x2, USB3.0x1, SDIO2.0x1, EMMC4.5 x1, LocalBus x1, ADC x2, VGA x1, SFCx2, CANBUSx2, PECL x1, FAN x16, PWMx12, UARTx9 等等。

米尔电子基于 HS HI1711RFCV100HHI3093 芯片作为主处理器推出了全新的核心板系列: MYC-LHI3093。MYC-LHI3093 拥有良好的软件开发环境, 内核支持开源操作系统 Linux。该处理器是一款专为工业 HMI、医疗、工业自动化、电力、显控终端设计的 4 核 A55 处理器, 具有较高的性价比, 适合入门级的 Linux 嵌入式 ARM 应用。同时内置 EMMC、DDR4、DC-DC 芯片等集成电路可以简化硬件设计, 缩短研发周期。

产品介绍链接: <https://www.myir.cn/shows/136/71.html>

资料下载链接: <http://down.myir-tech.com/MYD-LHI3093/>





图 1-1 MYC-LHI3093 核心板



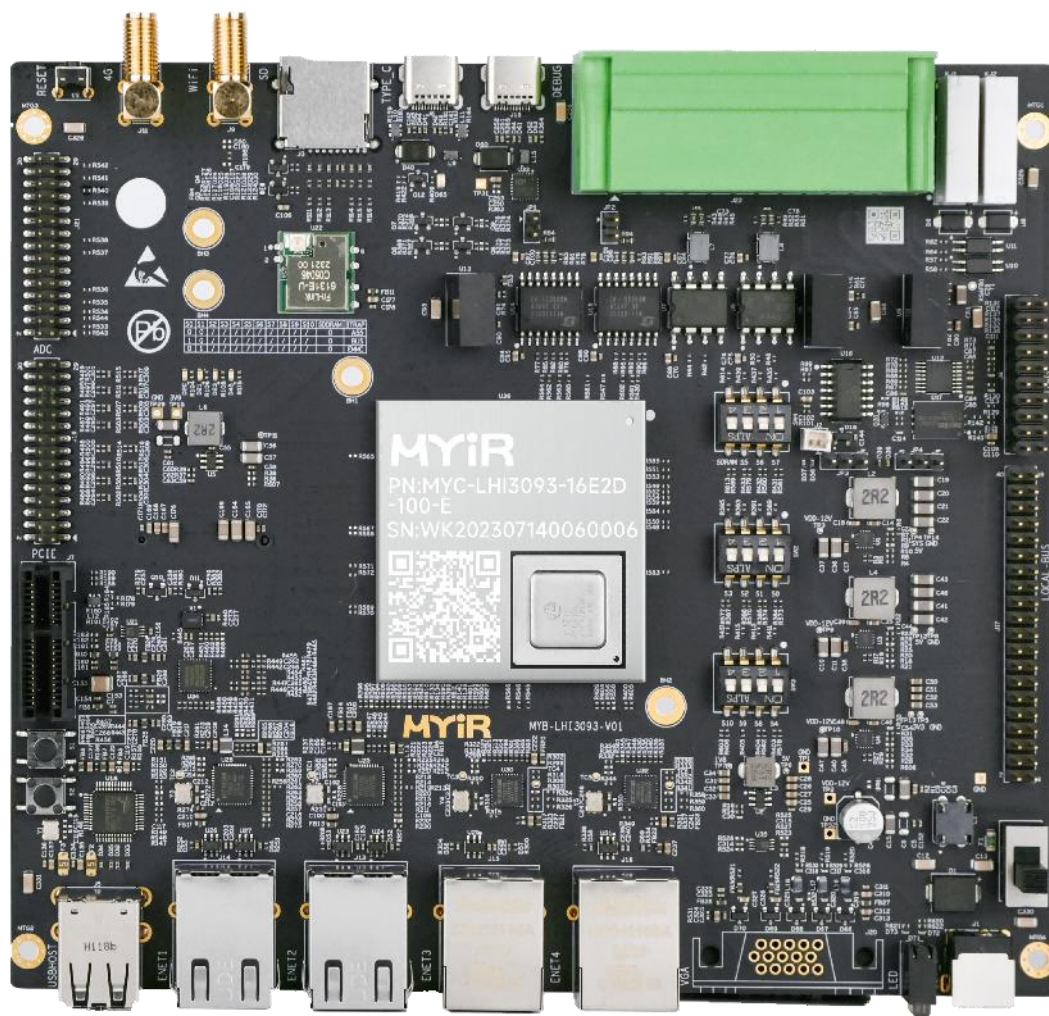


图 1-2 MYD-LHI3093 评估板





## 2. 产品介绍

MYC-LHI3093 核心板采用高密度高速电路板设计，在大小为 43mm\*45mm 的板卡上集成了 HI1711RFCV100HHI3093、DDR4、eMMC、DC-DC 电源等电路。

MYC-LHI3093 系列核心板只包含 1 种标准产品型号，具体请参见 2.4 章节的说明。

### 2.1. 芯片说明

HI1711RFCV100HHI3093 是一款针对 X86/ARM CPU 平台的板级管理 BMC 芯片，包括一个主频最高 1.0GHz 的四核 A55 CPU，一个协处理 M3 主频 200MHz 及安全核 M3 主频 400MHz。芯片支持远程 KVM，支持 IPMI 管理接口，支持 PCIE 收发 MCTP 报文，支持本地显示 VGA，GE 网口、RMII 接口，以及其它丰富的板级管理和外设接口。

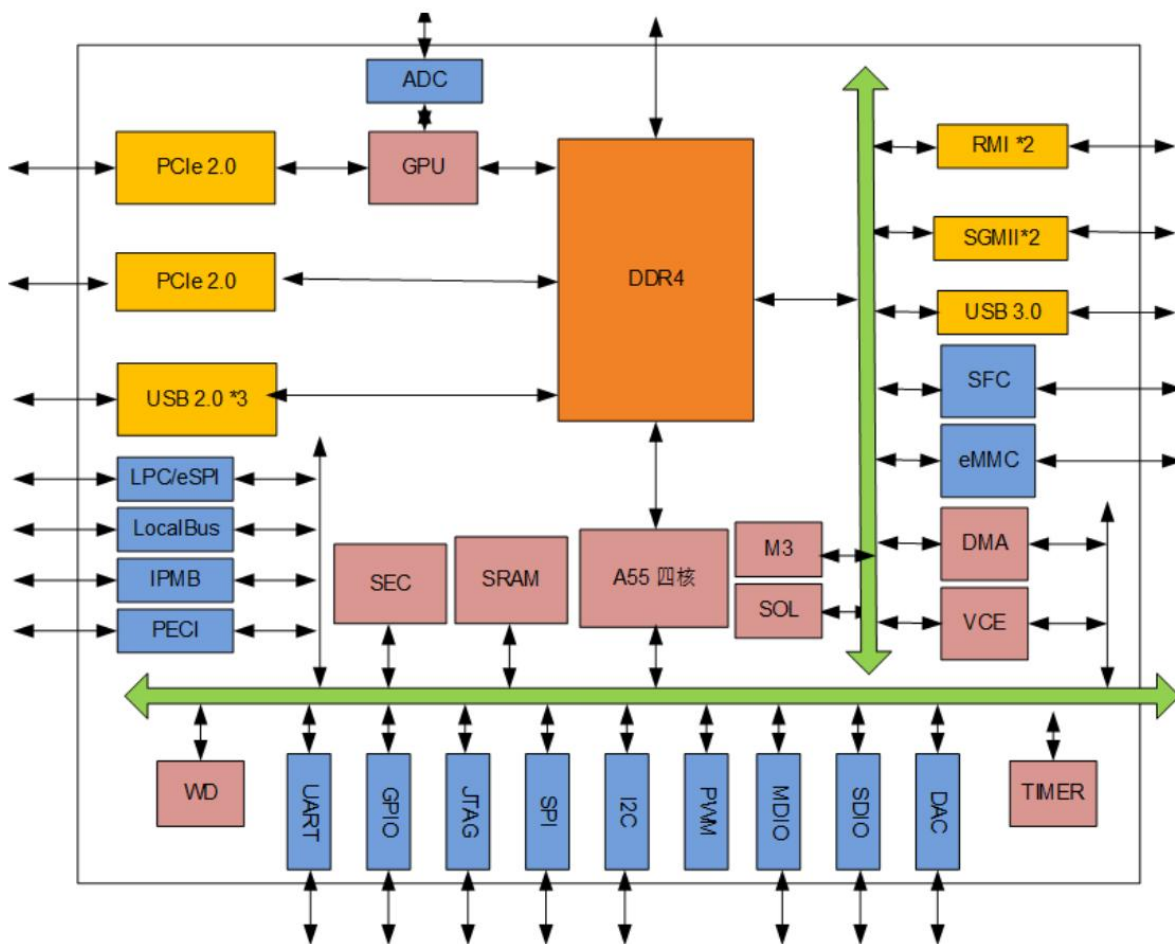


图 2-1 MYC-LHI3093 资源框图



资源	参数描述
处理器核	<ul style="list-style-type: none"> <li>● 集成一个 cluster, cluster 里 4 个 A55 处理器, 频率最高 1.0GHz, 可以静态配置分频;</li> <li>● A55 为 64 位处理器, 兼容 ARM V8 指令集;</li> <li>● 支持 CAS 指令;</li> <li>● L1 Icache 32KB/L1 Dcache 32KB/L2 Cache 128KB;</li> <li>● 支持 Crpto 加速/Dot Product 指令集、支持浮点 1.0Gflops/Core;</li> <li>● 支持 L1/L2cache/TLB 保护;</li> <li>● 处理器核内都带有硬件浮点处理单元, 支持 IEEE754 标准单双精度浮点运算;</li> <li>● 支持中断控制器 GIC, 支持 GIC-V3 架构规范。</li> </ul>
DDR 接口	<ul style="list-style-type: none"> <li>● 集成单通道 DDR, 支持 DDR4 16bits@2400MHz, 支持片内 ECC 校验;</li> <li>● 非安全区提供容量 128KB 的 SRAM;</li> <li>● 安全区提供 1 块 256KB SRAM。</li> </ul>
外部接口	<ul style="list-style-type: none"> <li>● 集成 4 个 MAC 控制器, 其中 2 路为 RMII 接口,另外 2 路为 SGMII 接口满足 10M/100M/1000M 应用;</li> <li>● 集成 2 个 PCI-E 控制器, 支持 PCI Gen2 标准;</li> <li>● 集成 3 个 USB2.0 控制器, 支持 DEVICE;</li> <li>● 集成 1 个 USB3.0 控制器, 支持 HOST 模式;</li> <li>● 集成 SD2.0、MMC4.5 版本控制器, 灵活解决可插拔存储卡应用;</li> <li>● 集成 Local Bus 接口, 支持 Nor Flash 启动;</li> <li>● 集成一个 ADC 控制器, 支持模拟电压检测;</li> <li>● 集成一路 DAC, 输出 VGA 信号;</li> <li>● 集成 2 路 SFC 控制器, 对接 SPI FLASH 器件, 支持 SFC0 启动;</li> <li>● 集成 LPC 控制器, 通过 LPC 接口与 X86/ARM 进行通信;</li> <li>● 集成 eSPI 控制器, 通过 LPC 接口与 X86 进行通信;</li> <li>● 集成 2 个 CanBus 控制器;</li> <li>● 集成 1 个 PECL 控制器;</li> <li>● 集成 16 路 FAN 和 12 路 PWM;</li> <li>● 集成 16 路 I2C, 支持 SMBUS、IPMB 功能;</li> <li>● 集成 9 路 UART, 支持 1 路全功能模式, 支持内部控制器全功能互联;</li> <li>● 4 个 GPIO 控制器(129 根 GPIO 管脚与功能管脚复用);</li> <li>● 2 个 SPI。</li> </ul>
加速器功能	<ul style="list-style-type: none"> <li>● 支持密钥吊销;</li> <li>● 提供了高性能并针对业务处理优化设计的 16 通道 DMAC。</li> </ul>
	<ul style="list-style-type: none"> <li>● 集成对 X86 系统的扩展显卡 GPU, 支持 VGA 接口显示输出;</li> </ul>



显示功能	<ul style="list-style-type: none"><li>● 集成视频图形数据压缩模块 VCE 对图像数据进行压缩处理，支持录屏、下电截屏功能。</li></ul>
安全功能	<ul style="list-style-type: none"><li>● 集成 M3 处理器，支持安全启动、bios 校验及强身份识别；</li><li>● 集成安全核可访问 ROM，容量为 32KB；</li><li>● 集成 eFuse 支持整体安全方案；</li><li>● 集成硬件加解密引擎，支持 RSA、ECDSA256、AES128-256、SHA256-512 及 HMAC 算法；</li><li>● 支持真随机数发生器，速率 16Kbps。</li></ul>
其他接口	<ul style="list-style-type: none"><li>● 集成协处理器 M3 进行协助处理实时性要求较高的业务；</li><li>● 集成 MCTP 管理部件传输协议，实现管理控制器如 CPU 和各设备之间的通信；</li><li>● 支持双 BIOS 启动，支持复位状态查询；</li><li>● 支持分业务模块复位，HOST 业务和 BMC 业务可独立复位；</li><li>● 集成 7 个 WatchDog；</li><li>● 集成 6 个 64bit Timer；</li><li>● 集成一个 HOSTRTC 和一个 BMCRTC；</li><li>● 支持 SOL 串口数据保存；</li><li>● 支持黑匣子功能，通过 PCIe 接口将数据写入 DDR 缓存；</li><li>● 支持处理器 JTAG 调试；</li><li>● 集成系统控制器，提供系统时钟、复位及系统模式切换功能；</li><li>● 支持 DRAM test。</li></ul>

表 2-1 HI1711RFCV100HHI3093 资源

详细资料请参考芯片手册。



## 2.2. 核心板主要参数

名称	主要参数
主控芯片系列	HI3093
主控芯片型号	HI1711RFCV100HHI3093
内存	2GB
存储器	eMMC : 16GB
处理器规格	4 核 A55@1.0GHz
核心板尺寸	43mmx45mm
接口类型	LGA, 220PIN
PCB 板规格	12 层板设计, 沉金工艺生产

表 2-2 主要参数



## 2.3. 系统框图

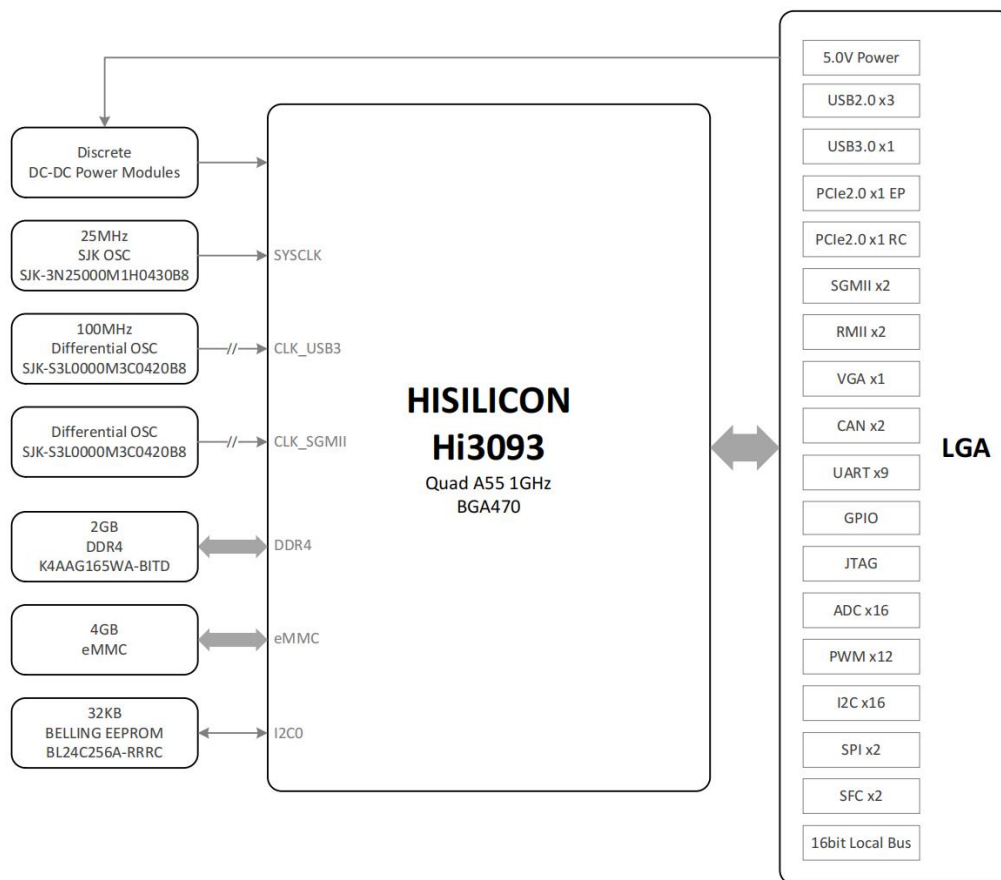


图 2-2 MYC-LHI3093 核心板系统框图



## 2.4. 标准型号

MYC-LHI3093 系列核心板只包含 1 种标准产品型号，核心板具体参数如下。

Part Item	MYC-LHI3093-16E2D-100-E	备注
主芯片	HI1711RFCV100HHI3093	
主芯片系列	HI3093	
内存	2GB	
存储器	16GB eMMC	
内核	4*Cortex-A55	
主频	1.0GHz	
Ethernet	2*SGMII, 2*RMII	
PCIe	1*PCIe 2.0 X1 支持 RC 和 EP 模式	
Display Output	1*VGA	
USB	2*USB2.0 DEVICE, 1*USB2.0 DRD, 1*USB3.0 DRD	
LocalBUS	16bit, 300MHz	
SDIO	1*SDIO	
I2C	16*I2C	
SPI	2*SPI	
UART	9*UART	
CAN	2*CAN	
PWM	12*PWM	
ADC	16*ADC	
GPIO	TBD	
JTAG	支持 JTAG	
操作系统	Linux 5.10.0 openEuler22_03-LTS-SP2	



供电电压	+5V	
机械尺寸	43mmx45mm	
工作温度	-20℃~70℃	
封装引脚数	LGA, 220PIN	
相关认证	CE ROHS	

表 2-3 MYC-LHI3093 核心板选型表

注意：蓝色背景代表核心板模组支持的接口类型；灰色背景代表其它。



## 3. 引脚描述

### 3.1. 引脚示意图

MYC-LHI3093 核心板以 SMD 贴片的形式焊接在底板，管脚是 LGA。底板封装设计请参考 7.2 章节的说明。

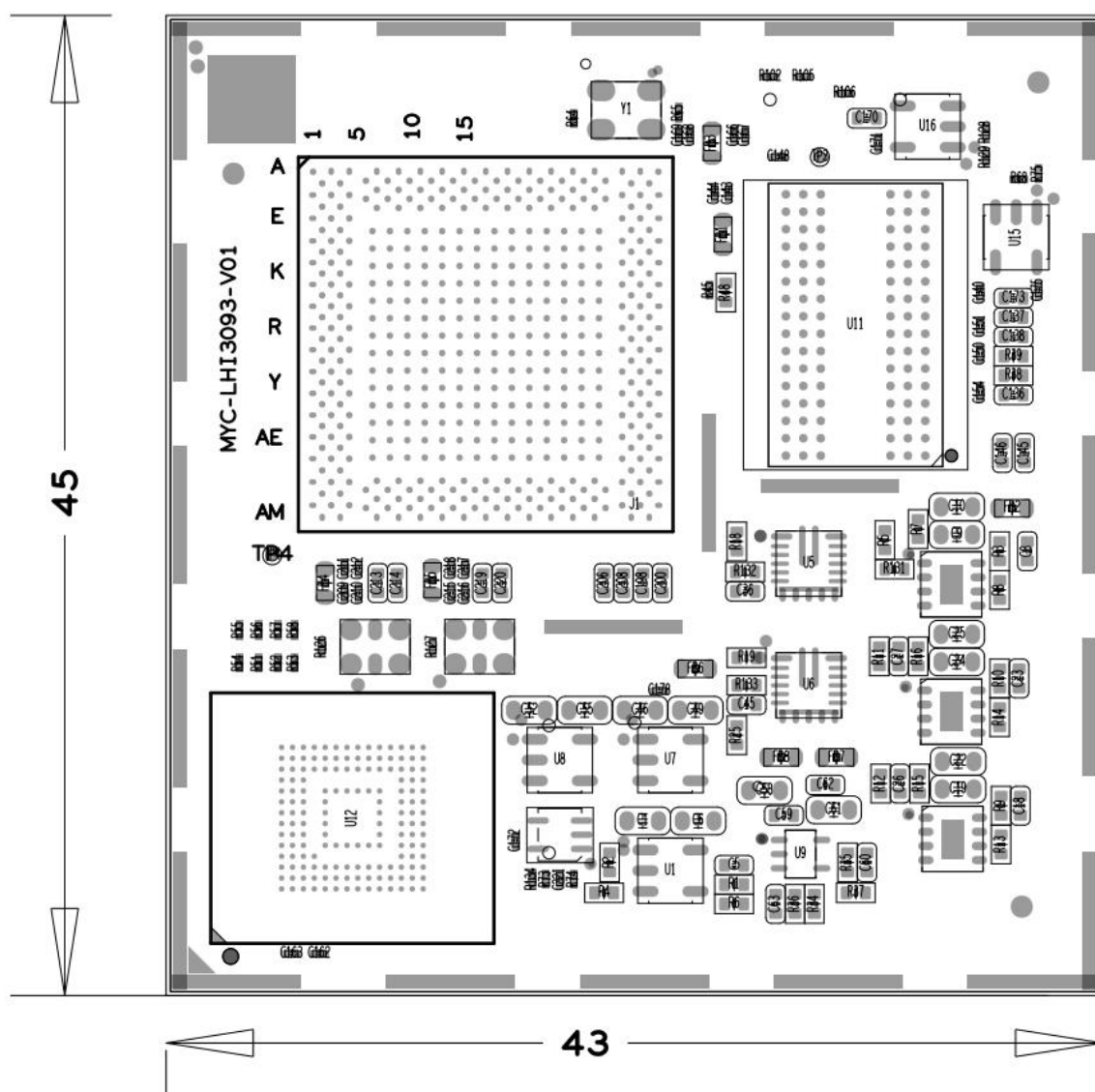


图 3-1 模块引脚图 (Top 层)





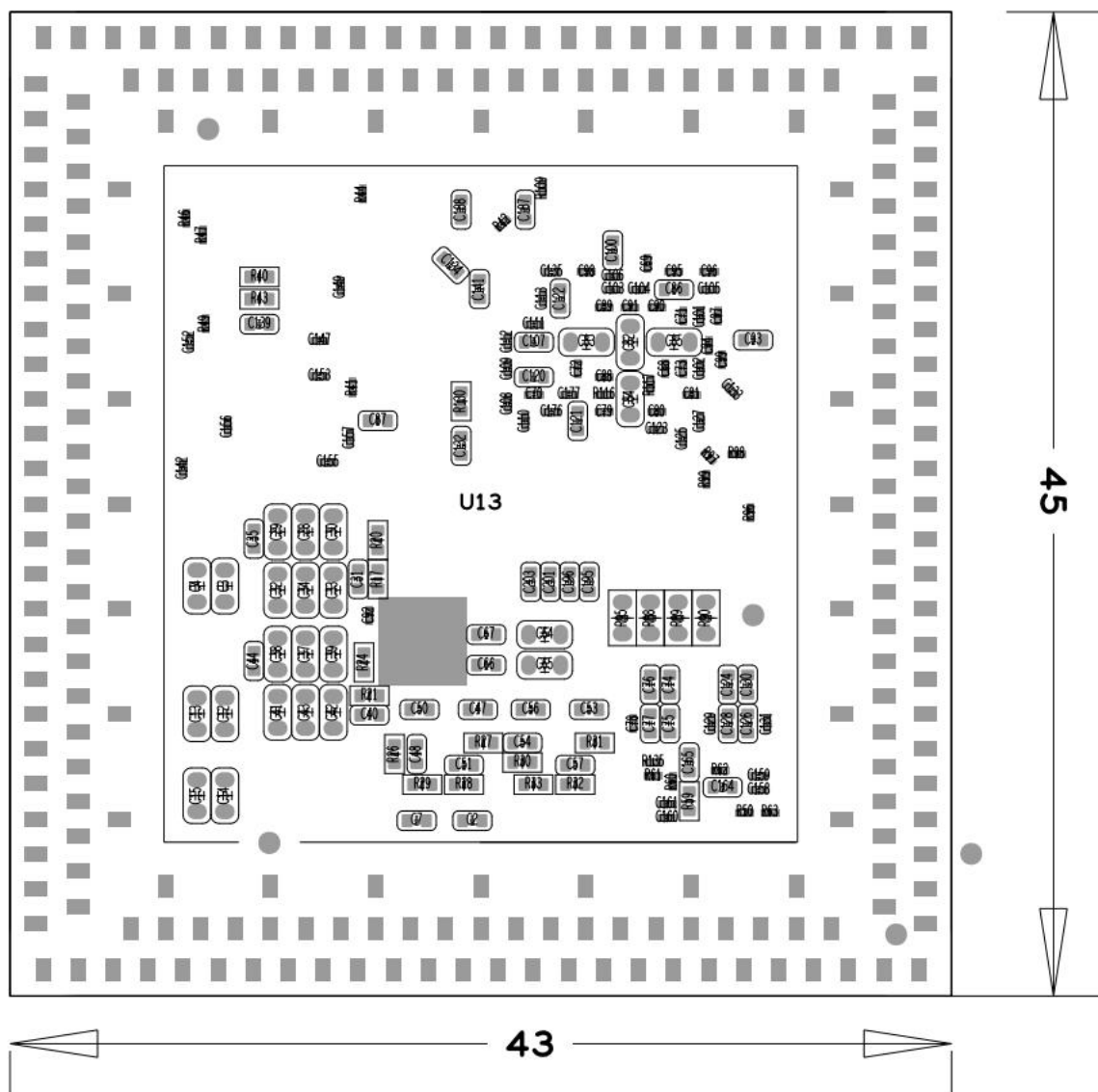


图 3-2 模块引脚图 (Bottom 层)



## 3.2. 核心板引脚对照表

MYC-LHI3093 核心板接口引脚定义如下表所示，BSP 开发包的引脚功能均按下表的“默认功能”作了配置，如需改动管脚默认功能，请修改相关驱动配置代码，否则会出现驱动冲突等不确定异常情况。

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	A1	CPU_LB_AD21_SCL9_PWM_FAN_2	LocalBUS	LOCAL BUS 地址总线 21	3V3	I/O	
	A2	CPU_LB_AD24_PWM_FAN_5	LocalBUS	LOCAL BUS 地址总线 24	3V3	I/O	
	A3	CPU_LB_AD26_SDA11_PWM_FAN_7	LocalBUS	LOCAL BUS 地址总线 26	3V3	I/O	
	A4	CPU_LB_AD3_STRAP2	LocalBUS	LOCAL BUS 地址总线 3	3V3	I/O	
	A5	CPU_LB_AD22_SDA9_PWM_FAN_3	LocalBUS	LOCAL BUS 地址总线 22	3V3	I/O	
	A6	CPU_LB_AD23_PWM_FAN_4	LocalBUS	LOCAL BUS 地址总线 23	3V3	I/O	
	A7	CPU_LB_AD25_SCL11_PWM_FAN_6	LocalBUS	LOCAL BUS 地址总线 25	3V3	I/O	
	A8	CPU_LB_AD17_UTXD6_UR0_RI_N_I	LocalBUS	LOCAL BUS 地址总线 17	3V3	I/O	
	A9	CPU_LB_AD8_STRAP7	LocalBUS	LOCAL BUS 地址总线 8	3V3	I/O	
	A10	CPU_LB_AD14_URXD5_UR0_DSR_N_I	LocalBUS	LOCAL BUS 地址总线 14	3V3	I/O	
	A11	CPU_LB_AD20_SDA8_PWM_FAN_1	LocalBUS	LOCAL BUS 地址总线 20	3V3	I/O	
	A12	CPU_LB_AD18_URXD1_SCL15	LocalBUS	LOCAL BUS 地址总线 18	3V3	I/O	
	A13	CPU_LB_AD15_UTXD5_UR0_RTS_N_O	LocalBUS	LOCAL BUS 地址总线 15	3V3	I/O	
	A14	CPU_LB_AD13_UR0_CTS_N_I	LocalBUS	LOCAL BUS 地址总线 13	3V3	I/O	
	A15	CPU_LB_AD11_UTXD0	LocalBUS	LOCAL BUS 地址总线 11	3V3	I/O	
	A16	CPU_LB_AD16_URXD6_UR0_DCD_N_I	LocalBUS	LOCAL BUS 地址总线 16	3V3	I/O	
	A17	CPU_LB_AD5_STRAP4	LocalBUS	LOCAL BUS 地址总线 5	3V3	I/O	
	A18	CPU_LB_AD9_STRAP8	LocalBUS	LOCAL BUS 地址总线 9	3V3	I/O	
	A19	CPU_LB_AD12_UR0_DTR_N_O	LocalBUS	LOCAL BUS 地址总线 12	3V3	I/O	
	A20	CPU_LB_AD4_STRAP3	LocalBUS	LOCAL BUS 地址总线 4	3V3	I/O	
	A21	CPU_LB_AD10_URXD0	LocalBUS	LOCAL BUS 地址总线 10	3V3	I/O	
	A22	CPU_LB_AD0_STRAP0	LocalBUS	LOCAL BUS 地址总线 0	3V3	I/O	
	A23	CPU_LB_AD1_STRAP1	LocalBUS	LOCAL BUS 地址总线 1	3V3	I/O	
	A24	CPU_LB_AD2	LocalBUS	LOCAL BUS 地址总线 2	3V3	I/O	
	A25	CPU_LB_AD7_STRAP6	LocalBUS	LOCAL BUS 地址总线 7	3V3	I/O	
	A26	CPU_LB_AD6_STRAP5	LocalBUS	LOCAL BUS 地址总线 6	3V3	I/O	
	A27	CPU_LB_AD19_UTXD1_SDA15	LocalBUS	LOCAL BUS 地址总线 19	3V3	I/O	
	A28	CPU_LB_ALE	LocalBUS	Localbus 地址锁存信号	3V3	O	
	A29	CPU_LB_CS3N_SCL8_PWM_FAN_0	LocalBUS	LocalBus 片选信号 3	3V3	O	
	A30	CPU_LB_WEN	LocalBUS	写使能信号	3V3	O	
	A31	CPU_LB_CS2N_SDA12_PWM_FAN_9	LocalBUS	LocalBus 片选信号 2	3V3	I/O	
	A32	CPU_LB_READY_PWM_FAN_10_STRAP15	LocalBUS	LocalBus 器件的 ready 信号	3V3	I	
	A33	CPU_LB_LBCTL_SCL12_PWM_FAN_8	LocalBUS	LocalBus moto 读写合一信号	3V3	I/O	
	A34	CPU_LB_CS0N	LocalBUS	Localbus 片选 0	3V3	O	
	A35	CPU_LB_OEN	LocalBUS	读使能信号	3V3	O	
	A36	CPU_RMII1_CLK	RMII1	RMII1 接口时钟	3V3	I/O	
	A37	CPU_RMII1_RXD0	RMII1	RMII1 接口接收数据线	3V3	I	
	A38	CPU_RMII1_RXD1	RMII1	RMII1 接口接收数据线	3V3	I	
	A39	CPU_RMII1_RXDV	RMII1	RMII1 接口载波监听信号	3V3	I	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	A40	CPU_RMII1_TXD0	RMII1	RMII1 接口发送数据线	3V3	O	
	A41	CPU_STRAP10_RMII1_TXD1	RMII1	RMII1 接口发送数据线	3V3	O	
	A42	CPU_STRAP11_RMII1_TXEN	RMII1	RMII1 接口发送使能	3V3	O	
	A43	CPU_RMII0_CLK	RMII0	RMII0 接口时钟	3V3	I/O	
	A44	CPU_RMII0_RXD0	RMII0	RMII0 接口接收数据线	3V3	I	
	A45	CPU_RMII0_RXD1	RMII0	RMII0 接口接收数据线	3V3	I	
	A46	CPU_RMII0_RXDV	RMII0	RMII0 接口接载波监听信号	3V3	I	
	A47	CPU_STRAP12_RMII0_TXD0	RMII0	RMII0 接口发送数据线	3V3	O	
	A48	CPU_STRAP14_RMII0_TXEN	RMII0	RMII0 接口发送使能	3V3	O	
	A49	CPU_STRAP13_RMII0_TXD1	RMII0	RMII0 接口发送数据线	3V3	O	
	A50	CPU_LB_CS1N	LocalBUS	Localbus 片选	3V3	O	
	A51	GND			0		
	A52	GND			0		
	A53	GND			0		
	A54	GND			0		
	A55	GND			0		
	A56	GND			0		



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	B1	CPU_SFC0_SOI	SFC0	SFC0 的 soi 口数据线	3V3	I/O	
	B2	CPU_SFC0_HLD	SFC0	SFC0 HOLD 线; 四线模式	3V3	I/O	
	B3	CPU_SFC0_CK	SFC0	SFC0 接口时钟	3V3	O	
	B4	CPU_SFC0_SIO	SFC0	SFC 0 的 sio 口数据线	3V3	I/O	
	B5	CPU_SFC0_CSN0	SFC0	SFC0 片选信号 0	3V3	O	
	B6	CPU_SFC0_CSN1	SFC0	SFC 0 片选信号 1	3V3	O	
	B7	CPU_SFC0_WP	SFC0	SFC0 写保护信号	3V3	I/O	
	B8	CPU_SFC1_SIO_SPI1_CS0	SFC1	SFC1 的 sio 口数据线	3V3	I/O	
	B9	CPU_SFC1_CSN0	SFC1	SFC1 片选信号 0	3V3	O	
	B10	CPU_SFC1_HLD_SPI1_DI	SFC1	SFC1 HOLD 线	3V3	I/O	
	B11	CPU_SFC1_CSN1	SFC1	SFC 1 片选信号 1	3V3	O	
	B12	CPU_SFC1_CK_SPI1_CK	SFC1	SPI1 接口时钟	3V3	O	
	B13	CPU_SFC1_SOI_SPI1_CS1	SFC1	SFC1 的 soi 口数据线	3V3	I/O	
	B14	CPU_URXD2	URXD	UART2 RX 接收数据信号	3V3	I	
	B15	CPU_URXD3	URXD	UART3 RX 接收数据信号	3V3	I	
	B16	CPU_URXD4	URXD	UART4 RX 接收数据信号	3V3	I	
	B17	CPU_SFC1_WP_SPI1_DO	SFC1	SFC1 写保护信号	3V3	I/O	
	B18	CPU_UTXD4	UTXD	UART4 TX 发送数据信号	3V3	O	
	B19	CPU_UTXD3	UTXD	UART3 TX 发送数据信号	3V3	O	
	B20	CPU_UTXD2	UTXD	UART2 TX 发送数据信号	3V3	O	
	B21	CPU_URXD7_URTS9	URXD	UART7 RX 接收数据信号	3V3	I	
	B22	CPU_UTXD7_SCL14	UTXD	UART7 TX 发送数据信号	3V3	O	
	B23	CPU_URXD8_SDA14	URXD	UART8 RX 接收数据信号	3V3	I	
	B24	CPU_UTXD8	UTXD	UART8 TX 发送数据信号	3V3	O	
	B25	CPU_URXD9	URXD	UART9 RX 接收数据信号	3V3	I	
	B26	CPU_UTXD9	UTXD	UART9 TX 发送数据信号	3V3	O	
	B27	CPU_URXD10	URXD	UART10 RX 接收数据信号	3V3	I	
	B28	CPU_UTXD10	UTXD	UART10 TX 发送数据信号	3V3	O	
	B29	CPU_URXD11	URXD	UART11 RX 接收数据信号	3V3	I	
	B30	CPU_JTAG_TDO0_S	JTAG	JTAG0 TDO 信号	3V3	I/O	
	B31	CPU_JTAG_TCK0_S	JTAG	JTAG0 时钟信号	3V3	I/O	
	B32	CPU_JTAG_TDI0_S	JTAG	JTAG0 TDI 信号	3V3	I/O	
	B33	CPU_JTAG_TRSTN0_S	JTAG	JTAG0 复位信号	3V3	I/O	
	B34	CPU_JTAG_TMS0_S	JTAG	JTAG0 TMS 信号	3V3	I/O	
	B35	CPU_MDIO_CLK	MDIO	MDIO 时钟	3V3	O	
	B36	CPU_MDIO_DAT_INT1	MDIO	MDIO 数据	3V3	I/O	
	B37	PCIE0_RSTN_INT	PCIE0	PCIE0 的复位请求信号	1V8	I	
	B38	CPU_VGA_B_P	VGA	VGA 蓝色模拟输出信号	-	O	
	B39	CPU_VGA_G_P	VGA	VGA 绿色模拟输出信号	-	O	
	B40	CPU_VGA_R_P	VGA	VGA 红色模拟输出信号	-	O	
	B41	CPU_VGA_HS	VGA	VGA 行同步信号	3V3	I/O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	B42	CPU_VGA_VS	VGA	VGA 场同步信号	3V3	I/O	
	B43	CPU_VGA_SCL	VGA	VGA 的 I2C 时钟信号	3V3	I/O	
	B44	CPU_VGA_SDA	VGA	VGA 的 I2C 数据信号	3V3	I/O	
	B45	CPU_TESTMODE0	ESTMODE0	测试模式 0	3V3	I	
	B46	CPU_TESTMODE1	ESTMODE1	测试模式 1	3V3	I	
	B47	CPU_SEC_GPIO0	SEC_GPIO0	安全 GPIO0	3V3	I/O	
	B48	CPU_SEC_GPIO1	SEC_GPIO1	安全 GPIO1	3V3	I/O	
	B49	CPU_CUT_SCR	CUT	截屏管脚	3V3	I	
	B50	CPU_INT0	INT	外部中断	3V3	I	
	B51	GND			0		
	B52	GND			0		
	B53	GND			0		
	B54	SOM_MRST_N	SOM_MRST_N	BMC 域复位输入	1V8	I	



位号	引脚	标号	默认功能	默认功能描述	电平	O	备注
	C1	CPU_SCL0_INT9	I2C0	I2C0 时钟	3V3	I/O	
	C2	CPU_SDA0_INT8	I2C0	I2C0 数据	3V3	I/O	
	C3	CPU_SCL1_INT11	I2C1	I2C1 时钟	3V3	I/O	
	C4	CPU_SDA1_INT10	I2C1	I2C1 数据	3V3	I/O	
	C5	CPU_SCL2_INT13	I2C2	I2C2 时钟	3V3	I/O	
	C6	CPU_SDA2_INT12	I2C2	I2C2 数据	3V3	I/O	
	C7	CPU_SDA6_CAN0_TX	I2C6	I2C6 数据	3V3	I/O	
	C8	CPU_SCL6_CAN0_RX	I2C6	I2C6 时钟	3V3	I/O	
	C9	CPU_ADC_VIN2	ADC	ADC 通道 2 电压模拟信号输入	-	I	
	C10	CPU_ADC_VIN4	ADC	ADC 通道 4 电压模拟信号输入	-	I	
	C11	CPU_ADC_VIN0	ADC	ADC 通道 0 电压模拟信号输入	-	I	
	C12	CPU_ADC_VIN7	ADC	ADC 通道 7 电压模拟信号输入	-	I	
	C13	CPU_ADC_VIN9	ADC	ADC 通道 9 电压模拟信号输入	-	I	
	C14	CPU_ADC_VIN8	ADC	ADC 通道 8 电压模拟信号输入	-	I	
	C15	CPU_ADC_VIN12	ADC	ADC 通道 12 电压模拟信号输入	-	I	
	C16	CPU_ADC_VIN13	ADC	ADC 通道 13 电压模拟信号输入	-	I	
	C17	CPU_ADC_VIN15	ADC	ADC 通道 15 电压模拟信号输入	-	I	
	C18	CPU_ADC_VIN10	ADC	ADC 通道 10 电压模拟信号输入	-	I	
	C19	CPU_ADC_VIN14	ADC	ADC 通道 14 电压模拟信号输入	-	I	
	C20	CPU_ADC_VIN1	ADC	ADC 通道 1 电压模拟信号输入	-	I	
	C21	CPU_ADC_VIN11	ADC	ADC 通道 11 电压模拟信号输入	-	I	
	C22	CPU_ADC_VIN3	ADC	ADC 通道 3 电压模拟信号输入	-	I	
	C23	GND			0		
	C24	CPU_ADC_VIN5	ADC	ADC 通道 5 电压模拟信号输入	-	I	
	C25	CPU_ADC_VIN6	ADC	ADC 通道 6 电压模拟信号输入	-	I	
	C26	CPU_SCL4_INT17	I2C4	I2C4 时钟	3V3	I/O	
	C27	CPU_SDA4_INT16	I2C4	I2C4 数据	3V3	I/O	
	C28	CPU_SCL7_CAN1_RX	I2C7	I2C7 时钟	3V3	I/O	
	C29	CPU_SDA7_CAN1_TX	I2C7	I2C7 数据	3V3	I/O	
	C30	PCIE0_RX_P	PCIE0	PCIE0 SerDes 接收差分数据	0.9VCML	I	
	C31	PCIE0_RX_N	PCIE0	PCIE0 SerDes 接收差分数据	0.9VCML	I	
	C32	PCIE1_RX_P	PCIE1	PCIE1 SerDes 接收差分数据	0.9VCML	I	
	C33	PCIE1_RX_N	PCIE1	PCIE1 SerDes 接收差分数据	0.9VCML	I	
	C34	PCIE0_REF_100M_P	PCIE0	PCIE0 SerDes 的参考时钟的 P 端	0.9VCML	I	
	C35	PCIE0_REF_100M_N	PCIE0	PCIE0 SerDes 的参考时钟的 N 端	0.9VCML	I	
	C36	PCIE1_REF_100M_P	PCIE1	PCIE1 SerDes 的参考时钟的 P 端	0.9VCML	I	
	C37	PCIE1_REF_100M_N	PCIE1	PCIE1 SerDes 的参考时钟的 N 端	0.9VCML	I	
	C38	PCIE0_TX_P	PCIE0	PCIE0 SerDes 发送差分数据	0.9VCML	O	
	C39	PCIE0_TX_N	PCIE0	PCIE0 SerDes 发送差分数据	0.9VCML	O	
	C40	PCIE1_TX_P	PCIE1	PCIE1 SerDes 发送差分数据	0.9VCML	O	
	C41	PCIE1_TX_N	PCIE1	PCIE1 SerDes 发送差分数据	0.9VCML	O	
	C42	SGMII0_TX_P	SGMII0	GMAC0 SerDes 发送差分数据	0.9VCML	O	
	C43	SGMII0_TX_N	SGMII0	GMAC0 SerDes 发送差分数据	0.9VCML	O	
	C44	SGMII1_TX_P	SGMII1	GMAC1 SerDes 发送差分数据	0.9VCML	O	
	C45	SGMII1_TX_N	SGMII1	GMAC1 SerDes 发送差分数据	0.9VCML	O	



位号	引脚	标号	默认功能	默认功能描述	电平	O	备注
	C46	SGMII1_RX_P	SGMII1	GMAC1 SerDes 接收差分数据	0.9VCML	I	
	C47	SGMII1_RX_N	SGMII1	GMAC1 SerDes 接收差分数据	0.9VCML	I	
	C48	SGMII0_RX_P	SGMII0	GMAC0 SerDes 接收差分数据	0.9VCML	I	
	C49	SGMII0_RX_N	SGMII0	GMAC0 SerDes 接收差分数据	0.9VCML	I	
	C50	CPU_SCL5_INT19	I2C5	I2C5 时钟	3V3	I/O	
	C51	CPU_SDA5_INT18	I2C5	I2C5 数据	3V3	I/O	
	C52	CPU_SCL3_INT15	I2C3	I2C3 时钟	3V3	I/O	
	C53	CPU_SDA3_INT14	I2C3	I2C3 数据	3V3	I/O	
	C54	CPU_SCL16_PECI_RX	I2C16	I2C16 时钟	3V3	I/O	
	C55	CPU_SDA16_PECI_TX	I2C16	I2C16 数据	3V3	I/O	
	C56	CPU_PECI_IO	PECI_IO	PECI 单线	-	I/O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	D1	VDD_SYS_5V			5V	I	
	D2	VDD_SYS_5V			5V	I	
	D3	VDD_SYS_5V			5V	I	
	D4	VDD_SYS_5V			5V	I	
	D5	GND			0		
	D6	VDD_3V3			3V3	O	
	D7	VDDA_3V3			3V3	O	
	D8	GND			0		
	D9	GND			0		
	D10	GND			0		
	D11	GND			0		
	D12	GND			0		
	D13	PCIE1_RSTN_INT	PCIE1	PCIE1 的复位	1V8	I	
	D14	CPU_SD_UTXD12_POWEREN	SDIO	SDIO 卡上电使能	3V3	O	
	D15	CPU_ESPI_RSTN	ESPI_RSTN	HOST 域复位输入	1V8	I	
	D16	CPU_URTS13_SD_DAT3	SDIO	SDIO 数据线 3	3V3	I/O	
	D17	CPU_URXD12_SD_CLK	SDIO	SDIO 时钟输出	3V3	O	
	D18	CPU_URXD13_SD_CD	SDIO	SDIO 卡在位检测信号	3V3	I	
	D19	CPU_UCTS13_SD_DAT2	SDIO	SDIO 数据线 2	3V3	I/O	
	D20	CPU_UTXD13_SD_CMD	SDIO	SDIO CMD 信号	3V3	I/O	
	D21	CPU_UCTS12_SD_DAT0	SDIO	SDIO 数据线 0	3V3	I/O	
	D22	CPU_URTS12_SD_DAT1	SDIO	SDIO 数据线 1	3V3	I/O	
	D23	CPU_BMC_UNSE_RST0_N	BMC_UNSE_RST0_N	芯片 BMC 复位输出	3V3	O	
	D24	CPU_UCTS9_SD_WP	SDIO	SDIO 写保护	3V3	I	
	D25	CPU_STRAP9_CHIP_ACTIVE	STRAP9_CHIP_ACTIVE	芯片心跳输出	3V3	O	
	D26	CPU_UTXD11_RTC_CLK	UTXD	HOSTRTC 输入时钟	3V3	I	
	D27	USB3_TX_N	USB3.0	USB3 发送差分数据	0.9VCML	O	
	D28	USB3_TX_P	USB3.0	USB3 发送差分数据	0.9VCML	O	
	D29	USB3_RX_N	USB3.0	USB3 接受差分数据	0.9VCML	I	
	D30	USB3_RX_P	USB3.0	USB3 接受差分数据	0.9VCML	I	
	D31	GND			0		
	D32	USB3_0_DM	USB3.0	USB3_0 的数据线 N 端	3V3	I/O	
	D33	USB3_0_DP	USB3.0	USB3_0 的数据线 P 端	3V3	I/O	
	D34	USB2_1_DM	USB2.0	USB2_1 的数据线 N 端	3V3	I/O	
	D35	USB2_1_DP	USB2.0	USB2_1 的数据线 P 端	3V3	I/O	
	D36	USB2_0_DM	USB2.0	USB2_0 的数据线 N 端	3V3	I/O	
	D37	USB2_0_DP	USB2.0	USB2_0 的数据线 P 端	3V3	I/O	
	D38	USB2_2_DM	USB2.0	USB2_2 的数据线 N 端	3V3	I/O	
	D39	USB2_2_DP	USB2.0	USB2_2 的数据线 P 端	3V3	I/O	
	D40	GND			0		
	D41	CPU_ESPI_CK	ESPI	ESPI 伴随时钟	1V8	I	





位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	D42	CPU_ESPI_CS	ESPI	ESPI 片选信号	1V8	I	
	D43	CPU_ESPI_D3	ESPI	ESPI 的数据 bus 比特 3	1V8	I/O	
	D44	CPU_ESPI_D0	ESPI	ESPI 的数据 bus 比特 0	1V8	I/O	
	D45	CPU_ESPI_ALT	ESPI	ESPI slave 输出状态示	1V8	I/O	
	D46	CPU_ESPI_D1	ESPI	ESPI 的数据 bus 比特 1	1V8	I/O	
	D47	CPU_ESPI_D2	ESPI	ESPI 的数据 bus 比特 2	1V8	I/O	
	D48	GND			0		
	D49	GND			0		
	D50	GND			0		
	D51	GND			0		
	D52	GND			0		
	D53	GND			0		
	D54	GND			0		

表 3-1 MYC-LHI3093 核心板 Pin List



## 4. 电气特性

### 4.1. 主要电源 (VDD\_5V)

MYC-LHI3093 核心板的电源输入是 VDD\_SYS\_5V，对应 LGA SMD 焊盘的 D1-D4 引脚。为了保证正常工作，底板必须提供  $5V \pm 5\%$  的电压，3A 左右的电流，并确保供电电路的输出能力可以满足核心板的功耗。本章节已列出了各条件下核心板的功耗和电流，在设计供电电路时请预留合适的余量。

电源网络	描述	推荐电压值
VDD_SYS_5V	5V 输入, 3A	5V
VDD_3V3	3.3V 输出, 0.1A	3.3V
VDDA_3V3	3.3V 输出, 0.1A	3.3V

表 4-1 电源输入输出

### 4.2. 电源功耗

工作条件	电源电压(V)	平均电流(A)	总功耗 (W)
no-load 阶段	5	0.3548	1.774
Full-load 阶段	5	0.54	2.7
mem 休眠状态	-	-	-
freeze 休眠状态	-	-	-

表 4-2 电源功耗参数



### 4.3. GPIO 直流特性

参数	标号	最小值	推荐值	最大值	单位	说明
高电平输入电压	VIH@3.3V	2	—	3.465	V	—
低电平输入电压	VIL@3.3V	-0.3	—	0.8	V	—
高电平输出电压	VOH@3.3V	2.4	—	VDDIO	V	—
低电平输出电压	VOL@3.3V	0	—	0.4	V	—
内核电源	VDD	0.855	0.9	0.945	V	—
1.8V IO 电源	VDD18	1.71	1.8	1.89	V	—
3.3V IO 电源	VDD33	3.15	3.3	3.465	V	—

表 4-3 I/O 直流特性



## 5. 系统必要电路设计

### 5.1. Boot 配置电路

使用 MYC-LHI3093 核心板，设计底板时可以根据拨码指示进行拨码，让 CPU 从相应的启动模式启动（QSPI，EMMC），底板设计时拨码上拉电阻的电源采用核心板输出的 VDD\_3V3\_LGA。

### 5.2. 烧写固件电路

MYC-LHI3093 核心板推荐使用 SPI 电路进行核心板的烧写、更新固件，信号接口推荐使用 SFC0，请参考第 6.8 章节部分。

### 5.3. Debug 电路

MYC-LHI3093 核心板有两路调试串口 UART2 与 UART4，推荐使用 UART 转 USB2.0 芯片，采用 USB Type-C 接口接 PC 进行软件调试。

### 5.4. 复位电路

SOM\_MRST\_N 信号有内部 100K 上拉电阻，用于控制核心板的硬件系统复位输入信号 RSTN，1V8 电平逻辑。



## 6. 接口说明

### 6.1. SD 接口

MYC-LHI3093 核心板中搭载了 1 路 SDIO 接口。SDIO 控制用于对外对接扩展的 SDIO 设备,支持以下协议: Secure Digital I/O (SDIO-version 2.0)。

#### 6.1.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	D14	CPU_SD_UTXD12_POWEREN	SDIO	SDIO 卡上电使能	3V3	O	
	D16	CPU_URTS13_SD_DAT3	SDIO	SDIO 数据线 3	3V3	I/O	
	D17	CPU_URXD12_SD_CLK	SDIO	SDIO 时钟输出	3V3	O	
	D18	CPU_URXD13_SD_CD	SDIO	SDIO 卡在位检测信号	3V3	I	
	D19	CPU_UCTS13_SD_DAT2	SDIO	SDIO 数据线 2	3V3	I/O	
	D20	CPU_UTXD13_SD_CMD	SDIO	SDIO CMD 信号	3V3	I/O	
	D21	CPU_UCTS12_SD_DAT0	SDIO	SDIO 数据线 0	3V3	I/O	
	D22	CPU_URTS12_SD_DAT1	SDIO	SDIO 数据线 1	3V3	I/O	
	D24	CPU_UCTS9_SD_WP	SDIO	SDIO 写保护	3V3	I	

表 6-1 SDIO 接口 PIN 定义



## 6.2. UART 接口

MYC-LHI3093 核心板处理器拥有高达 9 路串口。芯片共包含 9 路 UART，HI1711RFCV100HHI3093 共包含 9 路 UART 控制器：UART0、1 被 LPC/eSPI 控制和访问，称为 HOST UART。UART2~7 被 A55 或 M3 控制和访问，称为 BMC UART。1 路 UART 仅被安全 M3 控制和访问，称为安全 UART。目前引出了如下引脚。

具体请参考 HI1711RFCV100HHI3093 芯片手册。

### 6.2.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	B14	CPU_URXD2	URXD	UART2 RX 接收数据信号	3V3	I	
	B20	CPU_UTXD2	UTXD	UART2 TX 发送数据信号	3V3	O	
	B15	CPU_URXD3	URXD	UART3 RX 接收数据信号	3V3	I	
	B19	CPU_UTXD3	UTXD	UART3 TX 发送数据信号	3V3	O	
	B16	CPU_URXD4	URXD	UART4 RX 接收数据信号	3V3	I	
	B18	CPU_UTXD4	UTXD	UART4 TX 发送数据信号	3V3	O	
	B21	CPU_URXD7_URTS9	URXD	UART7 RX 接收数据信号	3V3	I	
	B22	CPU_UTXD7_SCL14	UTXD	UART7 TX 发送数据信号	3V3	O	
	B23	CPU_URXD8_SDA14	URXD	UART8 RX 接收数据信号	3V3	I	
	B24	CPU_UTXD8	UTXD	UART8 TX 发送数据信号	3V3	O	
	B25	CPU_URXD9	URXD	UART9 RX 接收数据信号	3V3	I	
	B26	CPU_UTXD9	UTXD	UART9 TX 发送数据信号	3V3	O	
	B27	CPU_URXD10	URXD	UART10 RX 接收数据信号	3V3	I	
	B28	CPU_UTXD10	UTXD	UART10 TX 发送数据信号	3V3	O	
	B29	CPU_URXD11	URXD	UART11 RX 接收数据信号	3V3	I	
	D26	CPU_UTXD11_RTC_CLK	UTXD	UART11 TX 发送数据信号	3V3	I	

表 6-2 UART 接口 PIN 定义



## 6.3. USB 接口

MYC-LHI3093 核心板支持 3 种类型的 USB 设备:USB 3.0 DRD, USB2.0 DRD, USB Device。DRD 设备可通过软件配置切换成为 Host 或 device 设备。其中两个 (USB2\_0, USB2\_1) 支持 DEVICE, 一个 (USB2\_2) 支持 DRD, 一个 USB3.0 控制器, 支持 DRD 模式。

### 6.3.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	D27	USB3_TX_N	USB3	USB3 SerDes 发送差分数据	0.9VCML	O	
	D28	USB3_TX_P	USB3	USB3 SerDes 发送差分数据	0.9VCML	O	
	D29	USB3_RX_N	USB3	USB3 SerDes 接受差分数据	0.9VCML	I	
	D30	USB3_RX_P	USB3	USB3 SerDes 接受差分数据	0.9VCML	I	
	D32	USB3_0_DM	USB3	USB3_0 的数据线 N 端	3V3	I/O	
	D33	USB3_0_DP	USB3	USB3_0 的数据线 P 端	3V3	I/O	
	D34	USB2_1_DM	USB2	USB2_1 的数据线 N 端	3V3	I/O	
	D35	USB2_1_DP	USB2	USB2_1 的数据线 P 端	3V3	I/O	
	D36	USB2_0_DM	USB2	USB2_0 的数据线 N 端	3V3	I/O	
	D37	USB2_0_DP	USB2	USB2_0 的数据线 P 端	3V3	I/O	
	D38	USB2_2_DM	USB2	USB2_2 的数据线 N 端	3V3	I/O	
	D39	USB2_2_DP	USB2	USB2_2 的数据线 P 端	3V3	I/O	

表 6-3 USB 接口 PIN 定义



## 6.4. CAN 接口

MYC-LHI3093 核心板中最大有 2 路 CAN 接口。外部通过的 CAN 收发器将 TX,RX 电平信号转为电压差分信号连接到 CAN 总线, 与具有 CAN 接口的设备通讯。如果要使用更多的 CAN 总线接口, 请查询芯片手册或者 Pin List, 并且修改驱动中的引脚配置。

### 6.4.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	C7	CPU_SDA6_CAN0_TX	I2C6	I2C6 数据	3V3	O	
	C8	CPU_SCL6_CAN0_RX	I2C6	I2C6 时钟	3V3	I	
	C28	CPU_SCL7_CAN1_RX	I2C7	I2C7 时钟	3V3	O	
	C29	CPU_SDA7_CAN1_TX	I2C7	I2C7 数据	3V3	I	

表 6-4 CAN 接口 PIN 定义





## 6.5. Ethernet 接口

MYC-LHI3093 核心板中引出 4 个网口，其中 2 路为 RMII 接口，满足 10M/100M。另外 2 路为 SGMII 接口，满足 10M/100M/1000M 应用。

### 6.5.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	A36	CPU_RMII1_CLK	RMII1	RMII1 接口时钟	3V3	I/O	
	A37	CPU_RMII1_RXD0	RMII1	RMII1 接口接收数据线	3V3	I	
	A38	CPU_RMII1_RXD1	RMII1	RMII1 接口接收数据线	3V3	I	
	A39	CPU_RMII1_RXDV	RMII1	RMII1 接口载波监听信号	3V3	I	
	A40	CPU_RMII1_TXD0	RMII1	RMII1 接口发送数据线	3V3	O	
	A41	CPU_STRAP10_RMII1_TXD1	RMII1	RMII1 接口发送数据线	3V3	O	
	A42	CPU_STRAP11_RMII1_TXEN	RMII1	RMII1 接口发送使能	3V3	O	
	A43	CPU_RMII0_CLK	RMII0	RMII0 接口时钟	3V3	I/O	
	A44	CPU_RMII0_RXD0	RMII0	RMII0 接口接收数据线	3V3	I	
	A45	CPU_RMII0_RXD1	RMII0	RMII0 接口接收数据线	3V3	I	
	A46	CPU_RMII0_RXDV	RMII0	RMII0 接口载波监听信号	3V3	I	
	A47	CPU_STRAP12_RMII0_TXD0	RMII0	RMII0 接口发送数据线	3V3	O	
	A48	CPU_STRAP14_RMII0_TXEN	RMII0	RMII0 接口发送使能	3V3	O	
	A49	CPU_STRAP13_RMII0_TXD1	RMII0	RMII0 接口发送数据线	3V3	O	
	B35	CPU_MDIO_CLK	MDIO	MDIO 时钟	3V3	O	
	B36	CPU_MDIO_DAT_INT1	MDIO	MDIO 数据	3V3	I/O	

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	C42	SGMII0_TX_P	SGMII0	GMAC0 SerDes 发送差分数据	0.9VCML	O	
	C43	SGMII0_TX_N	SGMII0	GMAC0 SerDes 发送差分数据	0.9VCML	O	
	C44	SGMII1_TX_P	SGMII1	GMAC1 SerDes 发送差分数据	0.9VCML	O	
	C45	SGMII1_TX_N	SGMII1	GMAC1 SerDes 发送差分数据	0.9VCML	O	
	C46	SGMII1_RX_P	SGMII1	GMAC1 SerDes 接收差分数据	0.9VCML	I	
	C47	SGMII1_RX_N	SGMII1	GMAC1 SerDes 接收差分数据	0.9VCML	I	
	C48	SGMII0_RX_P	SGMII0	GMAC0 SerDes 接收差分数据	0.9VCML	I	
	C49	SGMII0_RX_N	SGMII0	GMAC0 SerDes 接收差分数据	0.9VCML	I	
	B35	CPU_MDIO_CLK	MDIO	MDIO 时钟	3V3	O	
	B36	CPU_MDIO_DAT_INT1	MDIO	MDIO 数据	3V3	I/O	

表 6-5 Ethernet 接口 PIN 定义



## 6.6. LOCALBUS 接口

MYC-LHI3093 核心板引出了 LocalBus 接口, LocalBus 对外提供异步静态存储器接口, 可以连接 SRAM (Static Random Access Memory)、ROM (Read Only Memory)、NOR Flash 等异步静态存储器, 用于实现系统启动、数据存储等功能。同时也可以用于连接带异步存储器接口 (包括 Intel 时序和 Moto 时序) 的控制芯片。

### 6.6.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	A1	CPU_LB_AD21_SCL9_PWM_FAN_2	LocalBUS	LOCAL BUS 地址总线 21	3V3	I/O	
	A2	CPU_LB_AD24_PWM_FAN_5	LocalBUS	LOCAL BUS 地址总线 24	3V3	I/O	
	A3	CPU_LB_AD26_SDA11_PWM_FAN_7	LocalBUS	LOCAL BUS 地址总线 26	3V3	I/O	
	A4	CPU_LB_AD3_STRAP2	LocalBUS	LOCAL BUS 地址总线 3	3V3	I/O	
	A5	CPU_LB_AD22_SDA9_PWM_FAN_3	LocalBUS	LOCAL BUS 地址总线 22	3V3	I/O	
	A6	CPU_LB_AD23_PWM_FAN_4	LocalBUS	LOCAL BUS 地址总线 23	3V3	I/O	
	A7	CPU_LB_AD25_SCL11_PWM_FAN_6	LocalBUS	LOCAL BUS 地址总线 25	3V3	I/O	
	A8	CPU_LB_AD17_UTXD6_UR0_RI_N_I	LocalBUS	LOCAL BUS 地址总线 17	3V3	I/O	
	A9	CPU_LB_AD8_STRAP7	LocalBUS	LOCAL BUS 地址总线 8	3V3	I/O	
	A10	CPU_LB_AD14_URXD5_UR0_DSR_N_I	LocalBUS	LOCAL BUS 地址总线 14	3V3	I/O	
	A11	CPU_LB_AD20_SDA8_PWM_FAN_1	LocalBUS	LOCAL BUS 地址总线 20	3V3	I/O	
	A12	CPU_LB_AD18_URXD1_SCL15	LocalBUS	LOCAL BUS 地址总线 18	3V3	I/O	
	A13	CPU_LB_AD15_UTXD5_UR0_RTS_N_O	LocalBUS	LOCAL BUS 地址总线 15	3V3	I/O	
	A14	CPU_LB_AD13_UR0_CTS_N_I	LocalBUS	LOCAL BUS 地址总线 13	3V3	I/O	
	A15	CPU_LB_AD11_UTXD0	LocalBUS	LOCAL BUS 地址总线 11	3V3	I/O	
	A16	CPU_LB_AD16_URXD6_UR0_DCD_N_I	LocalBUS	LOCAL BUS 地址总线 16	3V3	I/O	
	A17	CPU_LB_AD5_STRAP4	LocalBUS	LOCAL BUS 地址总线 5	3V3	I/O	
	A18	CPU_LB_AD9_STRAP8	LocalBUS	LOCAL BUS 地址总线 9	3V3	I/O	
	A19	CPU_LB_AD12_UR0_DTR_N_O	LocalBUS	LOCAL BUS 地址总线 12	3V3	I/O	
	A20	CPU_LB_AD4_STRAP3	LocalBUS	LOCAL BUS 地址总线 4	3V3	I/O	
	A21	CPU_LB_AD10_URXD0	LocalBUS	LOCAL BUS 地址总线 10	3V3	I/O	
	A22	CPU_LB_AD0_STRAP0	LocalBUS	LOCAL BUS 地址总线 0	3V3	I/O	
	A23	CPU_LB_AD1_STRAP1	LocalBUS	LOCAL BUS 地址总线 1	3V3	I/O	
	A24	CPU_LB_AD2	LocalBUS	LOCAL BUS 地址总线 2	3V3	I/O	
	A25	CPU_LB_AD7_STRAP6	LocalBUS	LOCAL BUS 地址总线 7	3V3	I/O	
	A26	CPU_LB_AD6_STRAP5	LocalBUS	LOCAL BUS 地址总线 6	3V3	I/O	
	A27	CPU_LB_AD19_UTXD1_SDA15	LocalBUS	LOCAL BUS 地址总线 19	3V3	I/O	
	A28	CPU_LB_ALE	LocalBUS	Localbus 地址锁存信号	3V3	O	
	A29	CPU_LB_CS3N_SCL8_PWM_FAN_0	LocalBUS	LocalBus 片选信号 3	3V3	O	
	A30	CPU_LB_WEN	LocalBUS	写使能信号	3V3	O	
	A31	CPU_LB_CS2N_SDA12_PWM_FAN_9	LocalBUS	LocalBus 片选信号 2	3V3	I/O	
	A32	CPU_LB_READY_PWM_FAN_10_STRAP15	LocalBUS	LocalBus 发送的异步 ready 信号	3V3	I	
	A33	CPU_LB_LBCTL_SCL12_PWM_FAN_8	LocalBUS	LocalBus moto 读写合一信号	3V3	I/O	
	A34	CPU_LB_CS0N	LocalBUS	Localbus 片选 0	3V3	O	
	A35	CPU_LB_OEN	LocalBUS	读使能信号	3V3	O	



位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	A50	CPU_LB_CS1N	LocalBUS	Localbus 片选	3V3	O	

表 6-6 LocalBus 接口 PIN 定义



## 6.7. I2C 接口

MYC-LHI3093 核心板处理器最大支持 16 路 I2C 总线，引出了部分 I2C 信号，其中 I2C0, I2C5 分别为 RTC 时钟与 USB-C 应用程序的 CC 逻辑，另外引出 6 路可供选择。

如果要使用更多的 I2C 总线接口，请查询芯片手册或者 PIN List，并且修改驱动中的引脚配置。

### 6.7.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	C1	CPU_SCL0_INT9	I2C0	I2C0 时钟	3V3	I/O	
	C2	CPU_SDA0_INT8	I2C0	I2C0 数据	3V3	I/O	
	C3	CPU_SCL1_INT11	I2C1	I2C1 时钟	3V3	I/O	
	C4	CPU_SDA1_INT10	I2C1	I2C1 数据	3V3	I/O	
	C5	CPU_SCL2_INT13	I2C2	I2C2 时钟	3V3	I/O	
	C6	CPU_SDA2_INT12	I2C2	I2C2 数据	3V3	I/O	
	C7	CPU_SDA6_CAN0_TX	I2C6	I2C6 数据	3V3	I/O	复用
	C8	CPU_SCL6_CAN0_RX	I2C6	I2C6 时钟	3V3	I/O	复用
	C26	CPU_SCL4_INT17	I2C4	I2C4 时钟	3V3	I/O	
	C27	CPU_SDA4_INT16	I2C4	I2C4 数据	3V3	I/O	
	C28	CPU_SCL7_CAN1_RX	I2C7	I2C7 时钟	3V3	I/O	复用
	C29	CPU_SDA7_CAN1_TX	I2C7	I2C7 数据	3V3	I/O	复用
	C50	CPU_SCL5_INT19	I2C5	I2C5 时钟	3V3	I/O	
	C51	CPU_SDA5_INT18	I2C5	I2C5 数据	3V3	I/O	
	C52	CPU_SCL3_INT15	I2C3	I2C3 时钟	3V3	I/O	
	C53	CPU_SDA3_INT14	I2C3	I2C3 数据	3V3	I/O	
	C54	CPU_SCL16_PECI_RX	I2C16	I2C16 时钟	3V3	I/O	
	C55	CPU_SDA16_PECI_TX	I2C16	I2C16 数据	3V3	I/O	

表 6-7 I2C 接口 PIN 定义



## 6.8. SFC 接口

MYC-LHI3093 核心板中引出来 2 路 SFC 控制器，对接 SPI FLASH 器件，SFC 逻辑是一个 SPI FLASH 控制器，主要功能完成系统对 SPI FLASH 的访问控制。

HI1711RFCV100HHI3093 支持两个 SFC 控制器，分别为 SFC0 和 SFC1。

### 6.8.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	B1	CPU_SFC0_SOI	SFC0	SFC0 的 soi 口数据线	3V3	I/O	
	B2	CPU_SFC0_HLD	SFC0	SFC0 HOLD 线；四线模式做数据	3V3	I/O	
	B3	CPU_SFC0_CK	SFC0	SFC0 接口时钟	3V3	O	
	B4	CPU_SFC0_SIO	SFC0	SFC 0 的 sio 口数据线	3V3	I/O	
	B5	CPU_SFC0_CSN0	SFC0	SFC0 片选信号 0	3V3	O	
	B6	CPU_SFC0_CSN1	SFC0	SFC 0 片选信号 1	3V3	O	
	B7	CPU_SFC0_WP	SFC0	SFC0 写保护信号	3V3	I/O	
	B8	CPU_SFC1_SIO_SPI1_CS0	SFC1	SFC1 的 sio 口数据线	3V3	I/O	
	B9	CPU_SFC1_CSN0	SFC1	SFC1 片选信号 0	3V3	O	
	B10	CPU_SFC1_HLD_SPI1_DI	SFC1	SFC1 HOLD 线	3V3	I/O	
	B11	CPU_SFC1_CSN1	SFC1	SFC 1 片选信号 1	3V3	O	
	B12	CPU_SFC1_CK_SPI1_CK	SFC1	SPI1 接口时钟	3V3	O	
	B13	CPU_SFC1_SOI_SPI1_CS1	SFC1	SFC1 的 soi 口数据线	3V3	I/O	
	B17	CPU_SFC1_WP_SPI1_DO	SFC1	SFC1 写保护信号	3V3	I/O	

表 6-8 SFC 接口 PIN 定义



## 6.9. PCIE 接口

MYC-LHI3093 核心板引出 2 路 PCIE，支持 PCI Gen2 标准，其中一路 PCIE1 已使用，另外一路，客户可依据自身进行合理使用，PCIE 接口不支持内部展频，只支持通过对参考时钟进行展频的注入式展频。

### 6.9.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	B37	PCIE0_RSTN_INT	PCIE0	PCIE0 的复位请求信号	1V8	I	
	C30	PCIE0_RX_P	PCIE0	PCIE0 SerDes 接收差分数据	0.9VCML	I	
	C31	PCIE0_RX_N	PCIE0	PCIE0 SerDes 接收差分数据	0.9VCML	I	
	C38	PCIE0_TX_P	PCIE0	PCIE0 SerDes 发送差分数据	0.9VCML	O	
	C39	PCIE0_TX_N	PCIE0	PCIE0 SerDes 发送差分数据	0.9VCML	O	
	C34	PCIE0_REF_100M_P	PCIE0	PCIE0 SerDes 的参考时钟的 P 端	0.9VCML	I	
	C35	PCIE0_REF_100M_N	PCIE0	PCIE0 SerDes 的参考时钟的 N 端	0.9VCML	I	
	C36	PCIE1_REF_100M_P	PCIE1	PCIE1 SerDes 的参考时钟的 P 端	0.9VCML	I	
	C37	PCIE1_REF_100M_N	PCIE1	PCIE1 SerDes 的参考时钟的 N 端	0.9VCML	I	
	C32	PCIE1_RX_P	PCIE1	PCIE1 SerDes 接收差分数据	0.9VCML	I	
	C33	PCIE1_RX_N	PCIE1	PCIE1 SerDes 接收差分数据	0.9VCML	I	
	C40	PCIE1_TX_P	PCIE1	PCIE1 SerDes 发送差分数据	0.9VCML	O	
	C41	PCIE1_TX_N	PCIE1	PCIE1 SerDes 发送差分数据	0.9VCML	O	
	D13	PCIE1_RSTN_INT	PCIE1	PCIE1 的复位	1V8	I	

表 6-9 PCIE 接口 PIN 定义



## 6.10. VGA 接口

MYC-LHI3093 核心板支持 1 路 VGA，集成对 X86 系统的扩展显卡 GPU，支持 VGA 接口显示输出，集成视频图形数据压缩模块 VCE 对图像数据进行压缩处理，支持录屏、下电截屏功能。

### 6.10.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	B38	CPU_VGA_B_P	VGA	VGA 蓝色模拟输出信号	-	O	
	B39	CPU_VGA_G_P	VGA	VGA 绿色模拟输出信号	-	O	
	B40	CPU_VGA_R_P	VGA	VGA 红色模拟输出信号	-	O	
	B41	CPU_VGA_HS	VGA	VGA 行同步信号	3V3	I/O	
	B42	CPU_VGA_VS	VGA	VGA 场同步信号	3V3	I/O	
	B43	CPU_VGA_SCL	VGA	VGA 的 I2C 时钟信号	3V3	I/O	
	B44	CPU_VGA_SDA	VGA	VGA 的 I2C 数据信号	3V3	I/O	

表 6-10 VGA 接口 PIN 定义



## 6.11. ADC 接口

MYC-LHI3093 核心板引出了一个 ADC 控制器，支持模拟电压检测。

### 6.11.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	C9	CPU_ADC_VIN2	ADC	ADC 通道 2 电压模拟信号输入	-	I	
	C10	CPU_ADC_VIN4	ADC	ADC 通道 4 电压模拟信号输入	-	I	
	C11	CPU_ADC_VIN0	ADC	ADC 通道 0 电压模拟信号输入	-	I	
	C12	CPU_ADC_VIN7	ADC	ADC 通道 7 电压模拟信号输入	-	I	
	C13	CPU_ADC_VIN9	ADC	ADC 通道 9 电压模拟信号输入	-	I	
	C14	CPU_ADC_VIN8	ADC	ADC 通道 8 电压模拟信号输入	-	I	
	C15	CPU_ADC_VIN12	ADC	ADC 通道 12 电压模拟信号输入	-	I	
	C16	CPU_ADC_VIN13	ADC	ADC 通道 13 电压模拟信号输入	-	I	
	C17	CPU_ADC_VIN15	ADC	ADC 通道 15 电压模拟信号输入	-	I	
	C18	CPU_ADC_VIN10	ADC	ADC 通道 10 电压模拟信号输入	-	I	
	C19	CPU_ADC_VIN14	ADC	ADC 通道 14 电压模拟信号输入	-	I	
	C20	CPU_ADC_VIN1	ADC	ADC 通道 1 电压模拟信号输入	-	I	
	C21	CPU_ADC_VIN11	ADC	ADC 通道 11 电压模拟信号输入	-	I	
	C22	CPU_ADC_VIN3	ADC	ADC 通道 3 电压模拟信号输入	-	I	
	C24	CPU_ADC_VIN5	ADC	ADC 通道 5 电压模拟信号输入	-	I	
	C25	CPU_ADC_VIN6	ADC	ADC 通道 6 电压模拟信号输入	-	I	

表 6-11 ADC 接口 PIN 定义





## 6.12. JTAG 接口

MYC-LHI3093 核心板处理器引出一路 JTAG，接口符合 IEEE Std 1149.1-2001 标准。利用该设备，可以方便地控制符合 IEEE Std 1149.1-2001 标准的 JTAG 器件，完成 FLASH 加载、CPLD 加载、板级测试等功能。

### 6.12.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
-	B30	CPU_JTAG_TDO0_S	JTAG	JTAG0 TDO 信号	3V3	I/O	
	B31	CPU_JTAG_TCK0_S	JTAG	JTAG0 时钟信号	3V3	I/O	
	B32	CPU_JTAG_TDI0_S	JTAG	JTAG0 TDI 信号	3V3	I/O	
	B33	CPU_JTAG_TRSTN0_S	JTAG	JTAG0 复位信号	3V3	I/O	
	B34	CPU_JTAG_TMS0_S	JTAG	JTAG0 TMS 信号	3V3	I/O	

表 6-12 JTAG 接口 PIN 定义



## 6.13. ESPI 接口

MYC-LHI3093 核心板处理器引出一路 ESPI 控制器，可以通过 LPC 接口与 X86 进行通信。

### 6.13.1. 引脚定义

位号	引脚	标号	默认功能	默认功能描述	电平	IO	备注
	D15	CPU_ESPI_RSTN	ESPI_RSTN	HOST 域复位输入	1V8	I	
	D41	CPU_ESPI_CK	ESPI	ESPI 伴随时钟	1V8	I	
	D42	CPU_ESPI_CS	ESPI	ESPI 片选信号	1V8	I	
	D43	CPU_ESPI_D3	ESPI	ESPI 的数据 bus 比特 3	1V8	I/O	
	D44	CPU_ESPI_D0	ESPI	ESPI 的数据 bus 比特 0	1V8	I/O	
	D45	CPU_ESPI_ALT	ESPI	ESPI slave 输出的状态指示	1V8	I/O	
	D46	CPU_ESPI_D1	ESPI	ESPI 的数据 bus 比特 1	1V8	I/O	
	D47	CPU_ESPI_D2	ESPI	ESPI 的数据 bus 比特 2	1V8	I/O	

表 6-13 ESPI 接口 PIN 定义



## 7. 封装信息

### 7.1. 机械尺寸

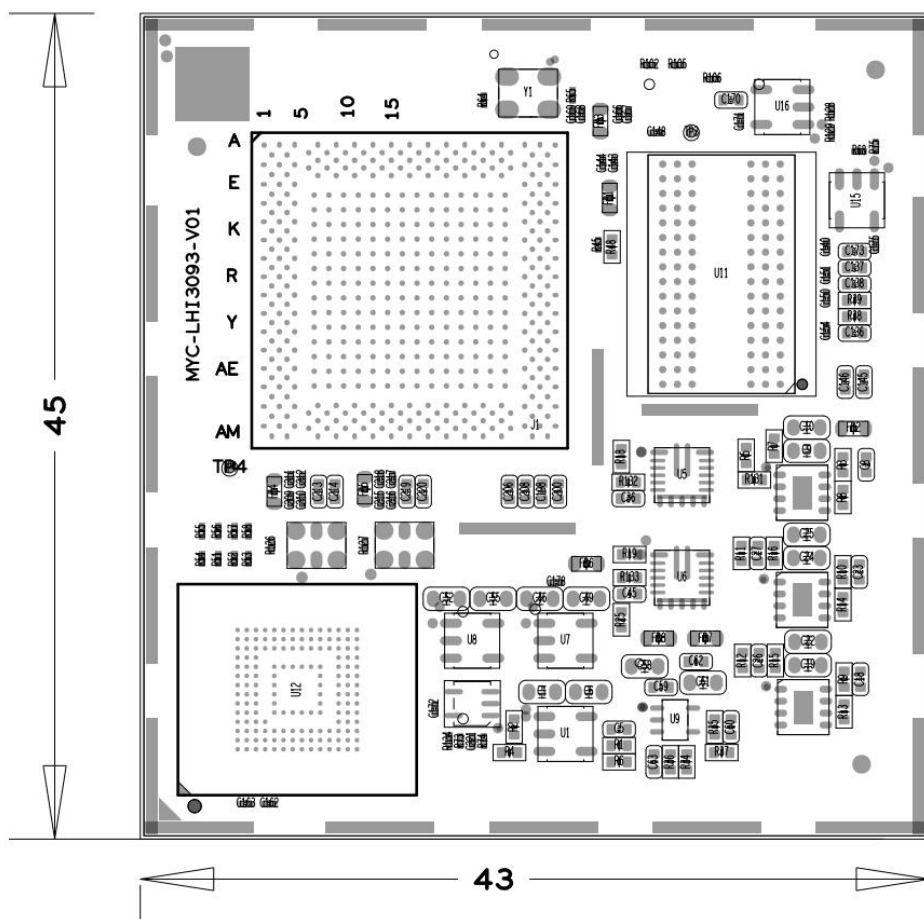


图 7-1 MYC-LHI3093 核心板俯视图



图 7-2 MYC-LHI3093 核心板侧视图



## 7.2. 核心板 PCB 要求

- a) 推荐 PCB 厚度至少 1.6mm，注意覆铜的均衡，如过炉出现 PCB 变形，建议使用载具固定过炉。
- b) 为保证贴装和上锡质量，请确保 PCB 上模块与其它元器件之间的距离至少 3mm。
- c) 推荐使用米尔电子提供的 PCB 封装。



## 8. 贴装和储存要求

### 8.1. 钢网设计

- a) LGA 焊盘钢网开孔要求是建议焊盘与常规焊盘一样。

### 8.2. 储存要求

模块以真空密封的形式出货，存储需按以下条件操作：

- a) 环境温度低于 40℃，空气湿度小于 90%的情况下，真空密封袋可存放 12 个月。
- b) 当真空密封袋打开后，在环境温度低于 30℃，空气湿度小于 10%，72 小时内可直接进行回流焊。

注：如未能达到以上条件，在贴片前应进行烘烤。

### 8.3. 烘烤方式

由于模块包装材料无法承受高温，如有需要，请从以下 2 种方式中选择 1 种进行烘烤，避免影响模块焊接质量。

- a) 原包装烘烤：烘烤温度为 40 ~ 60℃，时间为 5 ~ 7 天。
- b) 转移至耐高温料盘烘烤：烘烤温度为 100 ~ 120，烘烤时间为 48 小时以上。

### 8.4. 焊接工艺

- a) 如果待贴片底板是双面器件布局，建议把核心板的贴片工序放在最后一个阶段。
- b) 建议预热区域（160 ~ 200℃）的时间设置为 60 ~ 120 秒。
- c) 推荐回流焊的温度在 235 ~ 245℃，最高不可超过 250℃，回流时间建议控制在 40 ~ 60 秒。
- d) 推荐温度上升速度为 1 ~ 3℃/秒，温度下降速度为 2 ~ 4℃/秒。



# 附录一 联系我们

## 深圳总部

地址：深圳市龙岗区坂田街道发达路云里智能园 2 栋 6 楼 04 室

负责区域：广东 / 四川 / 重庆 / 湖南 / 广西 / 云南 / 贵州 / 海南 / 香港澳门

传真：0755-25532724      电话：0755-25622735

## 生产基地

地址：深圳市龙华区观澜街道大富工业区圣建利工业园 C 栋厂房 2 楼

电话：0755-21015844

## 武汉研发中心

地址：武汉东湖新技术开发区关南园一路 20 号当代科技园 4 号楼 1601 号

电话：027-59621648

## 华北地区

地址：北京市大兴区荣华中路 8 号院力宝广场 10 号楼 901 室

负责区域：北京 / 天津 / 陕西 / 辽宁 / 山东 / 河南 / 河北 / 黑龙江 / 吉林  
/ 山西 / 甘肃 / 内蒙古 / 宁夏

传真：010-64125474      电话：010-84675491

## 华东地区

地址：上海市浦东新区金吉路 778 号浦发江程广场 1 号楼 805 室

负责区域：上海 / 湖北 / 江苏 / 浙江 / 安徽 / 福建 / 江西

传真：021-62087085      电话：021-62087019

## 销售联系方式

网址：www.myr.cn

邮箱：sales.cn@myr.cn

## 技术支持联系方式

电话：027-59621648

邮箱：support.@myr.cn



在您通过邮件获取帮助时，请使用以下格式书写邮件标题，以便于相应开发组快速跟进并处理您的问题：  
题：[公司名称/个人--开发板型号] 问题概述



## 附录二 售后服务与技术支持

凡是通过米尔电子直接购买或经米尔电子授权的正规代理商处购买的米尔电子全系列  
产品，均可享受以下权益：

- 1、6个月免费保修服务周期
- 2、终身免费技术支持服务
- 3、终身维修服务
- 4、免费享有所购买产品配套的软件升级服务
- 5、免费享有所购买产品配套的软件源代码，以及米尔电子开发的部分软件源代码
- 6、可直接从米尔电子购买主要芯片样品，简单、方便、快速；免去从代理商处购买时，漫长的等待周  
期
- 7、自购买之日起，即成为米尔电子永久客户，享有再次购买米尔电子任何一款软硬件产品的优惠政策
- 8、OEM/ODM 服务

**如有以下情况之一，则不享有免费保修服务：**

- 1、超过免费保修服务周期
- 2、无产品序列号或无产品有效购买单据
- 3、进液、受潮、发霉或腐蚀
- 4、受撞击、挤压、摔落、刮伤等非产品本身质量问题引起的故障和损坏
- 5、擅自改造硬件、错误上电、错误操作造成的故障和损坏
- 6、由不可抗拒自然因素引起的故障和损坏

### 产品返修

用户在使用过程中由于产品故障、损坏或其他异常现象，在寄回维修之前，请先致电米尔电子客服部，  
与工程师进行沟通以确认问题，避免故障判断错误造成不必要的运费损失及周期的耽误。

### 维修周期

收到返修产品后，我们将即日安排工程师进行检测，我们将在最短的时间内维修或更换并寄回。一般的  
故障维修周期为3个工作日（自我司收到物品之日起，不计运输过程时间），由于特殊故障导致无法短期内  
维修的产品，我们会与用户另行沟通并确认维修周期。

### 维修费用

在免费保修期内的产品，由于产品质量问题引起的故障，不收任何维修费用；不属于免费保修范围内的  
故障或损坏，在检测确认问题后，我们将与客户沟通并确认维修费用，我们仅收取元器件材料费，不收取维  
修服务费；超过保修期限的产品，根据实际损坏的程度来确定收取的元器件材料费和维修服务费。

### 运输费用





产品正常保修时，用户寄回的运费由用户承担，维修后寄回给用户费用由我司承担。非正常保修产品来回运费均由用户承担。

